

**APPLICATION
FOR
UNITED STATES LETTERS PATENT**

TITLE: **TESTING APPARATUS**

APPLICANT: **Masashi MIYAZAKI**
Kenji INABA
Toshiyuki MIURA

22511
PATENT TRADEMARK OFFICE

"EXPRESS MAIL" Label No.: EV370765009US

Date of Deposit: February 17, 2004

試験装置

発明の背景

1. 発明の分野

5 本発明は、試験装置に関する。特に本発明は、異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置に関する。

2. 関連技術の説明

被試験デバイスのアナログ試験を行う試験装置では、一の試験モジュールが
10 試験信号を発生して被試験デバイスに供給し、また他の試験モジュールが被試
験デバイスの出力信号を測定することにより、被試験デバイスの試験を行う。
そして、複数の試験モジュールのそれぞれを適切に動作させるために、複数の
制御モジュールのそれぞれが複数のトリガ信号及び複数のクロック信号から、
それぞれの試験モジュールの種別に応じたトリガ信号及びクロック信号を試験
15 プログラムに基づいて選択して試験モジュールに供給する。この制御モジュー
ルの動作を実現させるため、試験プログラムの作成者は、制御モジュールに入
力されるトリガ信号及びクロック信号、並びに制御モジュールから試験モジ
ュールに出力されるトリガ信号及びクロック信号を任意に選択するために、制
御モジュールにおける入力と出力との接続を管理する管理テーブルを作成し、
20 また制御モジュールにおける入力と出力との接続を意識して、被試験デバイス
を試験するための試験プログラムを作成している。

近年、被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生
成する異なる種類の試験モジュールが選択的に搭載される試験モジュールスロ
ットを複数備える試験装置が開発されている。このような試験装置においては、
25 制御モジュールと試験モジュールとの接続関係が任意に変更されるため、試験
モジュールが入れ替えられるたびに管理テーブルを作成し直さなければならず、
また試験モジュールが入れ替えられるたびに試験モジュールの搭載位置に応じ
て試験プログラムを作成しなければならず、非常に面倒な試験のための準備過

程が必要であった。

発明の概要

5 本発明は、上記の課題を解決することができる試験装置を提供することを目的とする。この目的は請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

即ち、本発明の第1の形態によると、被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュールが選択的に
10 搭載される試験モジュールスロットを複数備える試験装置であって、複数の試験モジュールスロットのそれぞれに搭載された複数の試験モジュールの動作を制御するための制御信号を、複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、複数の試験モジュールのうちの特定の試験モジュールに、特定の試験モジュールに応じた制御信号を与えるべく、制御モジュールに予め
15 設定すべきハードウェア設定情報を供給する設定情報供給手段と、特定の試験モジュールにイネーブル信号を生成させ、特定の試験モジュールに制御信号を供給する制御モジュールにイネーブル信号を供給させるイネーブル信号制御手段と、ハードウェア設定情報に基づいて、特定の試験モジュールからイネーブル信号を受け取った制御モジュールを、特定の試験モジュールに応じた制御信号を特定の試験モジュールに供給させるべく設定させる設定手段とを備える。
20

制御モジュールは、複数の異なる種類の制御信号のそれぞれを入力する複数のインターフェースを有し、設定情報供給手段は、複数の制御信号のうちの特定の制御信号を選択し、複数のインターフェースのうちの特定の制御信号を制御モジュールに入力する特定のインターフェースを介して、制御モジュールに
25 ハードウェア設定情報を供給し、設定手段は、特定のインターフェースから制御モジュールに入力された制御信号を特定の試験モジュールに供給させるべく、制御モジュールを設定させてもよい。

制御モジュールは、複数のインターフェースのそれぞれが入力する複数の制

- 御信号から特定の試験モジュールに供給する制御信号を選択するマルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、マルチプレクサ回路による制御信号の選択を制御するセレクト信号として保持するフリップフロップ回路とをさらに有してもよい。
- 5 制御信号は、試験モジュールの動作を制御するトリガ信号であり、マルチプレクサ回路は、複数のインターフェースがそれぞれ入力する複数の種類の異なるトリガ信号から特定の試験モジュールに供給すべきトリガ信号を選択して供給してもよい。
- 10 制御信号は、試験モジュールの動作を制御するクロック信号であり、マルチプレクサ回路は、複数のインターフェースがそれぞれ入力する複数の種類の異なるクロック信号から特定の試験モジュールに供給すべきクロック信号を選択して供給してもよい。
- 15 制御モジュールは、複数のインターフェースのそれぞれが制御信号として入力する、試験モジュールの動作を制御する複数の異なる種類のトリガ信号から特定の試験モジュールに供給するトリガ信号を選択する第1マルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、第1マルチプレクサ回路によるトリガ信号の選択を制御するセレクト信号として保持する第1フリップフロップ回路と、複数のインターフェースのそれぞれが制御信号として入力する、試験モジュールの動作を制御する複数の異なる種類のクロック信号から特定の試験モジュールに供給するクロック信号を選択する第2マルチプレクサ回路と、特定の試験モジュールからイネーブル信号を受け取っている場合に、設定手段から供給される設定要求信号に基づいて、特定のインターフェースからハードウェア設定情報が入力されていることを示す情報を、第2マルチプレクサ回路によるクロック信号の選択を制御するセレクト信号として保持す
- 20
- 25

る第2フリップフロップ回路とをさらに有してもよい。

複数の試験モジュールのうちの第1試験モジュールの動作を制御する第1サイ

ト制御装置と、複数の試験モジュールのうちの第2試験モジュールの動作を

制御する第2サイト制御装置とをさらに備え、イネーブル信号制御手段は、第

5 1試験モジュールにイネーブル信号を生成させ、第1試験モジュールに制御信

号を供給する複数の制御モジュールのうちの第1制御モジュールにイネーブル

信号を供給させ、設定情報供給手段は、第1サイト制御装置の制御に基づいて

生成された制御信号を第1制御モジュールに入力する第1インターフェースか

らハードウェア設定情報を供給し、設定手段は、第1インターフェースから第

10 1制御モジュールに入力された制御信号を、第1制御モジュールから第1試験

モジュールに供給させるべく、第1制御モジュールを設定させ、また、イネー

ブル信号制御手段は、第2試験モジュールにイネーブル信号を生成させ、第2

試験モジュールに制御信号を供給する複数の制御モジュールのうちの第2制御

モジュールにイネーブル信号を供給させ、設定情報供給手段は、第2サイト制

15 御装置の制御に基づいて生成された制御信号を第2制御モジュールに入力する

第2インターフェースからハードウェア設定情報を供給し、設定手段は、第2

インターフェースから第2制御モジュールに入力された制御信号を第2試験モ

ジューるに供給させるべく、第2制御モジュールを設定させてよい。

当該試験装置は、複数の被試験デバイスを同時に試験し、イネーブル信号制

20 御手段は、複数の被試験デバイスのうちの第1被試験デバイスに試験信号を供

給する、複数の試験モジュールのうちの第1試験モジュールにイネーブル信号

を生成させ、第1試験モジュールに制御信号を供給する複数の制御モジュール

のうちの第1制御モジュールにイネーブル信号を供給させ、設定情報供給手段

は、第1被試験デバイスの試験を制御するための制御信号を第1制御モジュー

25 ルに入力する第1インターフェースからハードウェア設定情報を供給し、設定

手段は、第1インターフェースから第1制御モジュールに入力された制御信号

を第1試験モジュールに供給させるべく、第1制御モジュールを設定させ、ま

た、イネーブル信号制御手段は、複数の被試験デバイスのうちの第2被試験デ

バイスに試験信号を供給する、複数の試験モジュールのうちの第2試験モジュールにイネーブル信号を生成させ、第2試験モジュールに制御信号を供給する複数の制御モジュールのうちの第2制御モジュールにイネーブル信号を供給させ、設定情報供給手段は、第2被試験デバイスの試験を制御するための制御信号を第2制御モジュールに入力する第2インターフェースからハードウェア設定情報を供給し、設定手段は、第2インターフェースから第2制御モジュールに入力された制御信号を第2試験モジュールに供給させるべく、第2制御モジュールを設定させてもよい。

複数の試験モジュールは、被試験デバイスのアナログ試験を行うアナログ測定モジュールであり、複数の制御モジュールは、複数のアナログ測定モジュールの動作を制御するための制御信号を、複数のアナログ測定モジュールにそれぞれ供給してもよい。

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

15

図面の簡単な説明

図1は、本発明の一実施形態に係る試験装置100の構成の一例を示す。

図2は、トリガ制御モジュール114aの構成の第1の例を示す。

20 図3は、トリガ制御モジュール114aの構成の第2の例を示す。

図4は、トリガ制御モジュール114aの構成の第3の例を示す。

発明の詳細な説明

25 以下、発明の実施形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲に係る発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

図1は、本発明の一実施形態に係る試験装置100の構成の一例を示す。試

験装置 100 は、制御装置群 102、複数のトリガ信号ソース 104a～104d、複数のクロック信号ソース 106a～106d、アナログ同期制御部 108、複数の試験モジュール 118a～118c、及び複数の試験モジュールスロット 120a～120c を備える。

5 制御装置群 102 は、統括制御装置 101 及び複数のサイト制御装置 103a～103b を有する。また、アナログ同期制御部 108 は、トリガマトリックス 110 及びクロックマトリックス 112 を有する。トリガマトリックス 110 は、複数のトリガ制御モジュール 114a～114c を含み、クロックマトリックス 112 は、複数のクロック制御モジュール 116a～116c を含む。

試験装置 100 は、試験信号を生成して被試験デバイス 150a～150c に供給し、被試験デバイス 150a～150c が試験信号に基づいて動作した結果出力する出力信号を測定し、測定結果に基づいて被試験デバイス 150a～150c の良否を判断する。試験装置 100 は、オープンアーキテクチャにより実現され、被試験デバイス 150a～150c に試験信号を供給する試験モジュール 118a～118c として、オープンアーキテクチャに基づくモジュールを用いる。即ち、試験モジュールスロット 120a～120c は、被試験デバイス 150a～150c を試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュール 118a～118c が選択的に搭載される。試験モジュール 118a～118c は、例えば任意のアナログ波形を生成して被試験デバイス 150a～150c に供給する任意波形整形器、任意波形整形器から供給されたアナログ波形に応じて被試験デバイス 150a～150c が出力するアナログ波形を取り込み、アナログ波形の位相特性を試験する位相特性試験器等の被試験デバイス 150a～150c のアナログ試験を行うアナログ測定モジュールである。

トリガ制御モジュール 114a～114c 及びクロック制御モジュール 116a～116c のそれぞれは、複数の試験モジュールスロット 120a～120c のそれぞれに搭載された複数の試験モジュール 118a～118c の動作

をそれぞれ制御するためのトリガ信号及びクロック信号を、複数の試験モジュール118a～118cにそれぞれ供給する。トリガ信号及びクロック信号は、本発明の制御信号の一例である。

トリガ制御モジュール114a～114cは、複数のトリガ信号ソース104a～104dのそれぞれから供給された、複数の異なる種類のトリガ信号のそれを入力する複数のインターフェースを有する。また、クロック制御モジュール116a～116cは、複数のクロック信号ソース106a～106dのそれぞれから供給された、複数の異なる種類のクロック信号のそれを入力する複数のインターフェースを有する。そして、トリガ制御モジュール114a～114cは、トリガ信号ソース104a～104dがそれぞれ発生するトリガ信号を受け取り、制御装置群102の制御に基づいて、トリガ信号ソース104a～104dのいずれかが発生したトリガ信号を選択して試験モジュール118a～118cにそれぞれ供給する。また、クロック制御モジュール116a～116cは、クロック信号ソース106a～106dがそれぞれ発生するクロック信号を受け取り、制御装置群102の制御に基づいて、クロック信号ソース106a～106dのいずれかが発生したクロック信号を選択して試験モジュール118a～118cにそれぞれ供給する。ここで、トリガ信号ソース104a～104d及びクロック信号ソース106a～106dは、例えばデジタル同期制御部、パフォーマンスボード等である。また、試験モジュール118a～118c、トリガ制御モジュール114a～114c、又はクロック制御モジュール116a～116cが、トリガ信号ソース104a～104d又はクロック信号ソース106a～106dとして機能してもよい。

統括制御装置101は、試験装置100が被試験デバイス150a～150cの試験に用いる試験制御プログラム、試験プログラム、及び試験データ等を外部のネットワーク等を介して取得して格納する。サイト制御装置103a～103bは、本発明に係る設定情報供給手段、イネーブル信号制御手段、及び設定手段としての機能を備え、複数の試験モジュール118a～118cを制御し、複数の被試験デバイス150a～150cのそれぞれを並行して同時に

試験する。サイト制御装置 103a～103b と試験モジュール 118a～118c との接続関係は、被試験デバイス 150a～150c のピンの数、パフォーマンスボードの配線の形態、試験モジュール 118a～118c の種類等に応じて切り換えられ、サイト制御装置 103a～103b は、複数の被試験デバイス 150a～150c を並行して試験する。また、サイト制御装置 103a～103b は、被試験デバイス 150a～150c の性能に応じて異なる試験シーケンスを実行する。例えば、サイト制御装置 103a は、複数の試験モジュール 118a～118c のうちの試験モジュール 118a を含む複数の試験モジュールの動作を制御し、サイト制御装置 103b は、複数の試験モジュール 118a～118c のうちの試験モジュール 118b を含む複数の試験モジュールの動作を制御する。即ち、サイト制御装置 103a～103b のそれぞれは、複数の試験モジュール 118a～118c を、サイト制御装置 103a～103b の数のサイトに分割し、それぞれのサイトに含まれる試験モジュールの動作を制御する。

15 サイト制御装置 103a～103b は、統括制御装置 101 から試験制御プログラムを取得して実行する。次に、サイト制御装置 103a～103b は、試験制御プログラムに基づいて、被試験デバイス 150a～150c の試験に用いる試験プログラム及び試験データを統括制御装置 101 から取得し、被試験デバイス 150a～150c のそれぞれの試験に用いる試験モジュール 118a～118c に供給させる。次に、サイト制御装置 103a～103b は、複数のトリガ信号ソース 104a～104d が発生するトリガ信号、及び複数のクロック信号ソース 106a～106d が発生するクロック信号を試験モジュール 118a～118c に供給することにより、試験プログラム及び試験データに基づく試験の開始を試験モジュール 118a～118c に指示する。そして、サイト制御装置 103a～103b は、試験が終了したことを示す割込み等を例えば試験モジュール 118a～118c から受け取り、統括制御装置 101 に通知する。

ここで、本実施形態に係るトリガ制御モジュール 114a～114c 及びク

ロック制御モジュール 116a～116c のそれぞれは、被試験デバイス 150a～150c の試験が開始される前に、予めハードウェアにより設定され、複数のトリガ信号ソース 104a～104d 又は複数のクロック信号ソース 106a～106d が発生する複数のトリガ信号又は複数のクロック信号のうちのいずれを選択して出力するかが決定される。
5

サイト制御装置 103a は、本発明の設定情報供給手段として機能し、複数の試験モジュール 118a～118c のうちの特定の試験モジュール 118a に、特定の試験モジュール 118a に応じたトリガ信号及びクロック信号を与えるべく、トリガ制御モジュール 114a 及びクロック制御モジュール 116a に予め設定すべきハードウェア設定情報を供給する。具体的には、複数のトリガ信号ソース 104a～104d のいずれか 1 つからトリガ制御モジュール 114a に、ハードウェア設定情報の一例であるステータス信号を供給させ、またクロック信号ソース 106a～106d のいずれか 1 つからクロック制御モジュール 116a に、ハードウェア設定情報の一例であるステータス信号を供給させる。
10
15

即ち、複数のトリガ信号ソース 104a～104d がそれぞれ発生する複数のトリガ信号のうちの特定のトリガ信号を選択し、トリガ制御モジュール 114a が有する複数のインターフェースのうちの特定のトリガ信号をトリガ制御モジュール 114a に入力する特定のインターフェースを介して、トリガ制御モジュール 114a にステータス信号を供給し、複数のクロック信号ソース 106a～106d がそれぞれ発生する複数のクロック信号のうちの特定のクロック信号を選択し、クロック制御モジュール 116a が有する複数のインターフェースのうちの特定のクロック信号をクロック制御モジュール 116a に入力する特定のインターフェースを介して、クロック制御モジュール 116a にステータス信号を供給する。
20
25

次に、サイト制御装置 103a は、本発明のイネーブル信号制御手段として機能し、システムコントロールバスを介してイネーブル信号発生要求を試験モジュール 118a に供給し、特定の試験モジュール 118a にイネーブル信号

を生成させ、特定の試験モジュール118aにトリガ信号及びクロック信号を供給するトリガ制御モジュール114a及びクロック制御モジュール116aにイネーブル信号を供給させる。

そして、サイト制御装置103aは、本発明の設定手段として機能し、ハードウェア設定情報に基づいて、特定の試験モジュール118aからイネーブル信号を受け取ったトリガ制御モジュール114a及びクロック制御モジュール116aを、特定の試験モジュール118aに応じたトリガ信号及びクロック信号を特定の試験モジュール118aに供給させるべく設定させる。具体的には、システムコントロールバスを介して設定要求信号をトリガ制御モジュール114aに供給し、特定のインターフェースからトリガ制御モジュール114aに入力されたトリガ信号を特定の試験モジュール118aに供給させるべく、トリガ制御モジュール114aのハードウェアを設定させる。また、システムコントロールバスを介して設定要求信号をクロック制御モジュール116aに供給し、特定のインターフェースからクロック制御モジュール116aに入力されたクロック信号を特定の試験モジュール118aに供給させるべく、クロック制御モジュール116aのハードウェアを設定させる。

以上のように、トリガ信号ソース104a～104dからトリガ制御モジュール114a～114cにステータス信号を供給させ、クロック信号ソース106a～106dからクロック制御モジュール116a～116cにステータス信号を供給させ、また、試験モジュール118a～118cからトリガ制御モジュール114a～114c及びクロック制御モジュール116a～116cにイネーブル信号を供給させることにより、被試験デバイス150a～150cの試験を開始する直前に、トリガマトリックス110及びクロックマトリックス112のトリガ制御モジュール114a～114c及びクロック制御モジュール116a～116cにおける入力と出力との接続関係を設定することができる。そのため、オープンアーキテクチャにより実現された試験装置100において試験モジュールスロット120a～120cに搭載される試験モジュール118a～118cが任意に入れ替えられる場合であっても、トリガ制

御モジュール 114a～114c 及びクロック制御モジュール 116a～116c における入力と出力との接続を管理する管理テーブルを作成する必要がなく、また試験モジュール 118a～118c の搭載位置に応じて試験プログラムを作成する必要もない。したがって、被試験デバイス 150a～150c の試験を迅速に開始することができ、被試験デバイス 150a～150c の試験に要する時間を短縮することができる。

図 2 は、本実施形態に係るトリガ制御モジュール 114a の構成の第 1 の例を示す。本例に係るトリガ制御モジュール 114a は、マルチプレクサ回路 200、プライオリティエンコーダ 202、及びフリップフロップ回路 204 を有する。本例に係るトリガ制御モジュール 114a は、フリップフロップ回路 204 が保持するステータス情報により被試験デバイス 150a～150c に応じたトリガ信号の試験モジュール 118a の供給を制御する。

まず、被試験デバイス 150a～150c の試験が開始される前におけるトリガ制御モジュール 114a のハードウェア設定について説明する。制御装置群 102 の命令に基づいてトリガ信号ソース 104a～104d の少なくとも 1 つによってステータス信号がトリガ制御モジュール 114a に供給されると、プライオリティエンコーダ 202 は、複数のトリガ信号ソース 104a～104d から複数のインターフェースを介して供給された信号を取り込み、トリガ信号ソース 104a～104d のうちのいずれがステータス信号を供給しているかを示すステータス情報を算出してフリップフロップ回路 204 に供給する。また、制御装置群 102 の命令に基づいて試験モジュール 118a によってイネーブル信号がフリップフロップ回路 204 に供給され、制御装置群 102 からフリップフロップ回路 204 に設定要求信号が供給されると、フリップフロップ回路 204 は、設定要求信号に基づいて、設定要求信号が供給されたときにプライオリティエンコーダ 202 から供給されているステータス情報を、マルチプレクサ回路 200 による制御信号の選択を制御するセレクト信号として保持する。これにより、トリガ制御モジュール 114a のハードウェア設定がなされ、入力と出力との接続が決定される。

次に、被試験デバイス 150a～150c の試験動作中におけるトリガ制御モジュール 114a の動作について説明する。フリップフロップ回路 204 は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路 200 に供給する。そして、マルチプレクサ回路 200 は、制御装置群 102 の命令に基づいてトリガ信号ソース 104a～104d が発生したトリガ信号がトリガ制御モジュール 114a に複数のインターフェースを介して供給された場合に、フリップフロップ回路 204 から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール 118a に供給するトリガ信号を選択し、試験モジュール 118a に供給する。

なお、トリガ制御モジュール 114b～114c は、上述したトリガ制御モジュール 114a と同一の構成及び機能を有する。また、クロック制御モジュール 116a～116c は、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール 114a と同一の構成及び機能を有する。即ち、クロック制御モジュール 116a～116c は、マルチプレクサ回路 200、プライオリティエンコーダ 202、及びフリップフロップ回路 204 と同一の構成及び機能を有するマルチプレクサ回路、プライオリティエンコーダ、及びフリップフロップ回路を有する。

本例によるトリガ制御モジュール 114a によれば、被試験デバイス 150a～150c の試験開始前に、プライオリティエンコーダ 202 にステータス情報を生成させてフリップフロップ回路 204 にセレクト信号として保持させることによりトリガ制御モジュール 114a～114c 及びクロック制御モジュール 116a～116c のハードウェア設定を行い、試験モジュール 118a～118c に応じたトリガ信号ソース 104a～104d 及びクロック信号ソース 106a～106d を適切に選択させて試験動作を行うことができる。

図 3 は、本実施形態に係るトリガ制御モジュール 114a の構成の第 2 の例を示す。本例に係るトリガ制御モジュール 114a を有する試験装置 100においては、サイト制御装置 103a は、被試験デバイス 150a に試験信号を

供給する試験モジュール 118a にイネーブル信号を生成させ、試験モジュール 118a にトリガ信号を供給するトリガ制御モジュール 114a にイネーブル信号を供給させる。そして、サイト制御装置 103a は、被試験デバイス 150a の試験を制御するためのトリガ信号をトリガ制御モジュール 114a に
5 入力する第 1 インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置 103a は、第 1 インターフェースからトリガ制御モジュール 114a に入力されたトリガ信号を試験モジュール 118a に供給させるべく、トリガ制御モジュール 114a を設定させる。また、サイト制御装置 103a は、被試験デバイス 150b に試験信号を供給する試験モジュール 118b に
10 イネーブル信号を生成させ、試験モジュール 118b にトリガ信号を供給するトリガ制御モジュール 114b にイネーブル信号を供給させる。そして、サイト制御装置 103a は、被試験デバイス 150b の試験を制御するためのトリガ信号をトリガ制御モジュール 114b に入力する第 2 インターフェースから
15 ハードウェア設定情報を供給する。そして、サイト制御装置 103a は、第 2 インターフェースからトリガ制御モジュール 114b に入力されたトリガ信号をトリガ試験モジュール 118b に供給させるべく、トリガ制御モジュール 114b を設定させる。

即ち、本例に係るトリガ制御モジュール 114a は、マルチプレクサ回路 300、プライオリティエンコーダ 302、フリップフロップ回路 304、フリップフロップ回路 306、及び複数の論理積回路 308a～308d を有する。
20 そして、本例に係るトリガ制御モジュール 114a は、フリップフロップ回路 306 が保持するステータス情報により被試験デバイス 150a～150c の種類に応じた種類のトリガ信号の試験モジュール 118a への供給が制御され、フリップフロップ回路 304 が保持するステータス情報によりさらに試験モジ
25 ュール 118a～118c に応じたトリガ信号の試験モジュール 118a への供給が制御される。

まず、被試験デバイス 150a～150c の試験が開始される前におけるトリガ制御モジュール 114a のハードウェア設定について説明する。制御装置

群102の命令に基づいてトリガ信号ソース104a～104dの少なくとも1つによって、試験モジュール118aの試験対象である被試験デバイス150aの種類に応じたステータス信号がトリガ制御モジュール114aに供給されると、フリップフロップ回路306に入力される。また、制御装置群102の命令に基づいて試験モジュール118aによってイネーブル信号がフリップフロップ回路306に供給され、制御装置群102からフリップフロップ回路306に設定要求信号が供給されると、フリップフロップ回路306は、設定要求信号に基づいて、設定要求信号が供給されたときに複数のトリガ信号ソース104a～104dから供給されている信号を、被試験デバイス150aの種類に応じたトリガ信号の選択情報であるステータス情報として保持する。

そして、制御装置群102の命令に基づいてトリガ信号ソース104a～104dの少なくとも1つによって、試験モジュール118aに応じたステータス信号がトリガ制御モジュール114aに供給されると、複数の論理積回路308a～308dに入力される。また、フリップフロップ回路306は、制御装置群102から供給される設定要求信号に基づいて、保持しているステータス情報を出力して複数の論理積回路308a～308dに入力する。複数の論理積回路308a～308dのそれぞれは、複数のトリガ信号ソース104a～104dから供給されている信号のそれと、フリップフロップ回路306から入力されるステータス情報を論理積演算し、プライオリティエンコーダ302に供給する。即ち、論理積回路308a～308dは、被試験デバイス150aの種類に応じてトリガ制御モジュール114aに供給される複数のステータス信号と、被試験デバイス150aに応じてトリガ制御モジュール114aに供給される複数のステータス信号とを論理積演算してプライオリティエンコーダ302に供給する。

そして、プライオリティエンコーダ302は、論理積回路308a～308dから供給されたステータス信号の演算結果を取り込み、トリガ信号ソース104a～104dのうちのいずれが、被試験デバイス150aの種類に応じたステータス信号及び試験モジュール118aに応じたステータス信号を供給し

- ているかを示すステータス情報を算出してフリップフロップ回路304に供給する。そして、制御装置群102の命令に基づいて試験モジュール118aによってイネーブル信号がフリップフロップ回路304に供給され、制御装置群102からフリップフロップ回路304に設定要求信号が供給されると、フリップフロップ回路304は、設定要求信号に基づいて、設定要求信号が供給されたときにプライオリティエンコーダ302から供給されているステータス情報を、マルチプレクサ回路300による制御信号の選択を制御するセレクト信号として保持する。これにより、トリガ制御モジュール114aのハードウェア設定がなされ、入力と出力との接続が決定される。
- 10 次に、被試験デバイス150a～150cの試験動作中におけるトリガ制御モジュール114aの動作について説明する。フリップフロップ回路304は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路300に供給する。そして、マルチプレクサ回路300は、制御装置群102の命令に基づいてトリガ信号ソース104a～104dが発生したトリガ信号がトリガ制御モジュール114aに複数のインターフェースを介して供給された場合に、フリップフロップ回路304から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール118aに供給するトリガ信号を選択し、試験モジュール118aに供給する。
- 15 なお、トリガ制御モジュール114b～114cは、上述したトリガ制御モジュール114aと同一の構成及び機能を有する。また、クロック制御モジュール116a～116cは、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール114aと同一の構成及び機能を有する。即ち、クロック制御モジュール116a～116cは、マルチプレクサ回路300、プライオリティエンコーダ302、フリップフロップ回路304、フリップフロップ回路306、及び複数の論理積回路308a～308dと同一の構成及び機能を有するマルチプレクサ回路、プライオリティエンコーダ、フリップフロップ回路、フリップフロップ回路、及び複数の論理積回路を有する。
- 20
- 25

- 本例によるトリガ制御モジュール114aによれば、被試験デバイス150a～150cの試験開始前に、フリップフロップ回路306及びプライオリティエンコーダ302によってステータス情報を生成させてフリップフロップ回路304にセレクト信号として保持させることによりトリガ制御モジュール114a～114c及びクロック制御モジュール116a～116cのハードウェア設定を行うことができる。そして、被試験デバイス150a～150cの種類、及び試験モジュール118a～118cに応じたトリガ信号ソース104a～104d及びクロック信号ソース106a～106dを適切に選択させて試験動作を行うことができる。
- 図4は、本実施形態に係るトリガ制御モジュール114aの構成の第3の例を示す。本例に係るトリガ制御モジュール114aを有する試験装置100においては、制御装置群102は、サイト制御装置103aによって制御される第1サイトに属する試験モジュール118aにイネーブル信号を生成させ、試験モジュール118aにトリガ信号を供給するトリガ制御モジュール114aにイネーブル信号を供給させる。そして、制御装置群102は、サイト制御装置103aの制御に基づいて生成されたトリガ信号をトリガ制御モジュール114aに入力する第1インターフェースからハードウェア設定情報を供給する。そして、制御装置群102は、第1インターフェースからトリガ制御モジュール114aに入力されたトリガ制御信号を、トリガ制御モジュール114aから試験モジュール118aに供給させるべく、トリガ制御モジュール114aを設定させる。また、制御装置群102は、サイト制御装置103bによって制御される第2サイトに属する試験モジュール118bにイネーブル信号を生成させ、試験モジュール118bにトリガ制御信号を供給するトリガ制御モジュール114bにイネーブル信号を供給させる。そして、制御装置群102は、サイト制御装置103bの制御に基づいて生成されたトリガ信号をトリガ制御モジュール114bに入力する第2インターフェースからハードウェア設定情報を供給する。そして、制御装置群102は、第2インターフェースからトリガ制御モジュール114bに入力されたトリガ制御信号をトリガ制御モジ

ル114bに供給させるべく、トリガ制御モジュール114bを設定させる。

さらに、サイト制御装置103aは、被試験デバイス150aに試験信号を供給する試験モジュール118aにイネーブル信号を生成させ、試験モジュール118aにトリガ信号を供給するトリガ制御モジュール114aにイネーブル信号を供給させる。そして、サイト制御装置103aは、被試験デバイス150aの試験を制御するためのトリガ信号をトリガ制御モジュール114aに入力する第1インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置103aは、第1インターフェースからトリガ制御モジュール114aに入力されたトリガ信号を試験モジュール118aに供給させるべく、
10 トリガ制御モジュール114aを設定させる。また、サイト制御装置103bは、被試験デバイス150bに試験信号を供給する試験モジュール118bにイネーブル信号を生成させ、試験モジュール118bにトリガ信号を供給するトリガ制御モジュール114bにイネーブル信号を供給させる。そして、サイト制御装置103bは、被試験デバイス150bの試験を制御するためのトリガ信号をトリガ制御モジュール114bに入力する第2インターフェースからハードウェア設定情報を供給する。そして、サイト制御装置103bは、第2インターフェースからトリガ制御モジュール114bに入力されたトリガ信号をトリガ試験モジュール118bに供給させるべく、トリガ制御モジュール114bを設定させる。
15

即ち、本例に係るトリガ制御モジュール114aは、マルチプレクサ回路400、プライオリティエンコーダ402、フリップフロップ回路404、フリップフロップ回路406、複数の論理積回路408a～408d、フリップフロップ回路410、及び複数の論理積回路412a～412dを有する。そして、本例に係るトリガ制御モジュール114aは、フリップフロップ回路410が保持するステータス情報によりサイト制御装置103a～103bの種類に応じた種類のトリガ信号の試験モジュール118aへの供給が制御され、フリップフロップ回路406が保持するステータス情報によりさらに被試験デバイス150a～150cの種類に応じた種類のトリガ信号の試験モジュール1

18 aへの供給が制御され、フリップフロップ回路404が保持するステータス情報によりさらに試験モジュール118a～118cに応じたトリガ信号の試験モジュール118aへの供給が制御される。

まず、被試験デバイス150a～150cの試験が開始される前におけるト
リガ制御モジュール114aのハードウェア設定について説明する。制御装置
群102の命令に基づいてトリガ信号ソース104a～104dの少なくとも
1つによって、サイト制御装置103aの種類に応じたステータス信号がトリ
ガ制御モジュール114aに供給されると、フリップフロップ回路410に入
力される。また、制御装置群102の命令に基づいて試験モジュール118a
によってイネーブル信号がフリップフロップ回路410に供給され、制御装置
群102からフリップフロップ回路410に設定要求信号が供給されると、フ
リップフロップ回路410は、設定要求信号に基づいて、設定要求信号が供給
されたときに複数のトリガ信号ソース104a～104dから供給されている
信号を、サイト制御装置103aの種類に応じたトリガ信号の選択情報である
ステータス情報として保持する。
15

そして、制御装置群102の命令に基づいてトリガ信号ソース104a～1
04dの少なくとも1つによって、被試験デバイス150aの種類に応じたス
テータス信号がトリガ制御モジュール114aに供給されると、複数の論理積
回路412a～412dに入力される。また、フリップフロップ回路410は、
制御装置群102から供給される設定要求信号に基づいて、保持しているス
テータス情報を出力して複数の論理積回路412a～412dに入力する。複数
の論理積回路412a～412dのそれぞれは、複数のトリガ信号ソース10
4a～104dから供給されている信号のそれぞれと、フリップフロップ回
路406から入力されるステータス情報を論理積演算し、フリップフロップ回
路406に供給する。即ち、論理積回路412a～412dは、サイト制御裝
置103aの種類に応じてトリガ制御モジュール114aに供給される複数の
ステータス信号と、被試験デバイス150aの種類に応じてトリガ制御モジ
ュール114aに供給される複数のステータス信号とを論理積演算してフリップ
25

フロップ回路406に供給する。

そして、制御装置群102の命令に基づいて試験モジュール118aによってイネーブル信号がフリップフロップ回路406に供給され、制御装置群102からフリップフロップ回路406に設定要求信号が供給されると、フリップ
5 フロップ回路406は、設定要求信号に基づいて、設定要求信号が供給されたときに複数の論理積回路412a～412dから供給されている信号を、サイト制御装置103aの種類及び被試験デバイス150aの種類に応じたトリガ信号の選択情報であるステータス情報として保持する。

そして、制御装置群102の命令に基づいてトリガ信号ソース104a～104dの少なくとも1つによって、試験モジュール118aに応じたステータス信号がトリガ制御モジュール114aに供給されると、複数の論理積回路408a～408dに入力される。また、フリップフロップ回路406は、制御装置群102から供給される設定要求信号に基づいて、保持しているステータス情報を出力して複数の論理積回路408a～408dに入力する。複数の論理積回路408a～408dのそれぞれは、複数のトリガ信号ソース104a～104dから供給されている信号のそれと、フリップフロップ回路406から入力されるステータス情報を論理積演算し、プライオリティエンコーダ402に供給する。即ち、論理積回路408a～408dは、サイト制御装置103aの種類に応じてトリガ制御モジュール114aに供給される複数のステータス信号と、被試験デバイス150aの種類に応じてトリガ制御モジュール114aに供給される複数のステータス信号との論理積演算結果と、被試験デバイス150aに応じてトリガ制御モジュール114aに供給される複数のステータス信号とを論理積演算してプライオリティエンコーダ402に供給する。

25 そして、プライオリティエンコーダ402は、論理積回路408a～408dから供給されたステータス信号の演算結果を取り込み、トリガ信号ソース104a～104dのうちのいずれが、サイト制御装置103aの種類に応じたステータス信号、被試験デバイス150aの種類に応じたステータス信号、及

び試験モジュール 118a に応じたステータス信号を供給しているかを示すステータス情報を算出してフリップフロップ回路 404 に供給する。そして、制御装置群 102 の命令に基づいて試験モジュール 118a によってイネーブル信号がフリップフロップ回路 404 に供給され、制御装置群 102 からフリップフロップ回路 404 に設定要求信号が供給されると、フリップフロップ回路 404 は、設定要求信号に基づいて、設定要求信号が供給されたときにプライオリティエンコーダ 402 から供給されているステータス情報を、マルチプレクサ回路 400 による制御信号の選択を制御するセレクト信号として保持する。
これにより、トリガ制御モジュール 114a のハードウェア設定がなされ、入力と出力との接続が決定される。

次に、被試験デバイス 150a～150c の試験動作中におけるトリガ制御モジュール 114a の動作について説明する。フリップフロップ回路 404 は、上述のように試験開始前に保持したステータス情報をセレクト信号としてマルチプレクサ回路 400 に供給する。そして、マルチプレクサ回路 400 は、制御装置群 102 の命令に基づいてトリガ信号ソース 104a～104d が発生したトリガ信号がトリガ制御モジュール 114a に複数のインターフェースを介して供給された場合に、フリップフロップ回路 404 から供給されたセレクト信号に基づいて、複数のインターフェースのそれぞれが入力する複数のトリガ信号から特定の試験モジュール 118a に供給するトリガ信号を選択し、試験モジュール 118a に供給する。

なお、トリガ制御モジュール 114b～114c は、上述したトリガ制御モジュール 114a と同一の構成及び機能を有する。また、クロック制御モジュール 116a～116c は、トリガ信号とクロック信号との違いを除き、上述したトリガ制御モジュール 114a と同一の構成及び機能を有する。即ち、クロック制御モジュール 116a～116c は、マルチプレクサ回路 400、プライオリティエンコーダ 402、フリップフロップ回路 404、フリップフロップ回路 406、複数の論理積回路 408a～408d、フリップフロップ回路 410、及び複数の論理積回路 412a～412d と同一の構成及び機能を

有するマルチプレクサ回路、プライオリティエンコーダ、フリップフロップ回路、フリップフロップ回路、複数の論理積回路、フリップフロップ回路、及び複数の論理積回路を有する。

本例によるトリガ制御モジュール 114a によれば、被試験デバイス 150a～150c の試験開始前に、フリップフロップ回路 410、フリップフロップ回路 406、及びプライオリティエンコーダ 402 によってステータス情報を生成させてフリップフロップ回路 404 にセレクト信号として保持させることによりトリガ制御モジュール 114a～114c 及びクロック制御モジュール 116a～116c のハードウェア設定を行うことができる。そして、サイ

ト制御装置 103a～103b の種類、被試験デバイス 150a～150c の種類、及び試験モジュール 118a～118c に応じたトリガ信号ソース 104a～104d 及びクロック信号ソース 106a～106d を適切に選択させて試験動作を行うことができる。

以上のように、本実施形態に係る試験装置 100 によれば、オープンアーキテクチャにより実現された場合であって、試験モジュール 118a～118c が任意の位置に搭載された場合にであっても、トリガ制御モジュール 114a～114c 及びクロック制御モジュール 116a～116c における入力と出力との接続を簡単かつ正確に制御することができる。そのため、従来技術に係る試験装置のように、トリガ制御モジュール 114a～114c 及びクロック制御モジュール 116a～116c における入力と出力との接続を管理する管理テーブルや、試験モジュール 118a～118c の搭載位置に応じた試験プログラムを作成する必要がないので、被試験デバイス 150a～150c の試験に要する時間を短縮することができる。

以上、実施形態を用いて本発明を説明したが、本発明の技術的範囲は上記実施形態に記載の範囲には限定されない。上記実施形態に、多様な変更又は改良を加えることができる。そのような変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

請求の範囲

1. 被試験デバイスを試験するための異なる種類の試験信号をそれぞれ生成する異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置であって、

前記複数の試験モジュールスロットのそれぞれに搭載された前記複数の試験モジュールの動作を制御するための制御信号を、前記複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、

前記複数の試験モジュールのうちの特定の試験モジュールに、前記特定の試験モジュールに応じた前記制御信号を与えるべく、前記制御モジュールに予め設定すべきハードウェア設定情報を供給する設定情報供給手段と、

前記特定の試験モジュールにイネーブル信号を生成させ、前記特定の試験モジュールに前記制御信号を供給する前記制御モジュールに前記イネーブル信号を供給させるイネーブル信号制御手段と、

前記ハードウェア設定情報に基づいて、前記特定の試験モジュールから前記イネーブル信号を受け取った前記制御モジュールを、前記特定の試験モジュールに応じた前記制御信号を前記特定の試験モジュールに供給させるべく設定させる設定手段と

を備える試験装置。

2. 前記制御モジュールは、複数の異なる種類の前記制御信号のそれぞれを入力する複数のインターフェースを有し、

前記設定情報供給手段は、前記複数の制御信号のうちの特定の制御信号を選択し、前記複数のインターフェースのうちの前記特定の制御信号を前記制御モジュールに入力する特定のインターフェースを介して、前記制御モジュールに前記ハードウェア設定情報を供給し、

前記設定手段は、前記特定のインターフェースから前記制御モジュールに入力された前記制御信号を前記特定の試験モジュールに供給させるべく、前記制御モジュールを設定させる請求項1に記載の試験装置。

3. 前記制御モジュールは、

前記複数のインターフェースのそれぞれが入力する前記複数の制御信号から前記特定の試験モジュールに供給する前記制御信号を選択するマルチプレクサ回路と、

5 前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前記マルチプレクサ回路による前記制御信号の選択を制御するセレクト信号として保持するフリップフロップ回路と

10 をさらに有する請求項2に記載の試験装置。

4. 前記制御信号は、前記試験モジュールの動作を制御するトリガ信号であり、

前記マルチプレクサ回路は、前記複数のインターフェースがそれぞれ入力する複数の種類の異なる前記トリガ信号から前記特定の試験モジュールに供給すべきトリガ信号を選択して供給する請求項3に記載の試験装置。

5. 前記制御信号は、前記試験モジュールの動作を制御するクロック信号であり、

前記マルチプレクサ回路は、前記複数のインターフェースがそれぞれ入力する複数の種類の異なる前記クロック信号から前記特定の試験モジュールに供給すべきクロック信号を選択して供給する請求項3に記載の試験装置。

6. 前記制御モジュールは、

前記複数のインターフェースのそれぞれが前記制御信号として入力する、前記試験モジュールの動作を制御する複数の異なる種類のトリガ信号から前記特定の試験モジュールに供給するトリガ信号を選択する第1マルチプレクサ回路

25 と、

前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前

記第1 マルチプレクサ回路による前記トリガ信号の選択を制御するセレクト信号として保持する第1 フリップフロップ回路と、

前記複数のインターフェースのそれぞれが前記制御信号として入力する、前記試験モジュールの動作を制御する複数の異なる種類のクロック信号から前記

5 特定の試験モジュールに供給するクロック信号を選択する第2 マルチプレクサ回路と、

前記特定の試験モジュールから前記イネーブル信号を受け取っている場合に、

前記設定手段から供給される設定要求信号に基づいて、前記特定のインターフェースから前記ハードウェア設定情報が入力されていることを示す情報を、前

10 記第2 マルチプレクサ回路による前記クロック信号の選択を制御するセレクト信号として保持する第2 フリップフロップ回路と

をさらに有する請求項2 に記載の試験装置。

7. 前記複数の試験モジュールのうちの第1 試験モジュールの動作を制御する第1 サイト制御装置と、

15 前記複数の試験モジュールのうちの第2 試験モジュールの動作を制御する第2 サイト制御装置と

をさらに備え、

前記イネーブル信号制御手段は、前記第1 試験モジュールに前記イネーブル信号を生成させ、前記第1 試験モジュールに前記制御信号を供給する前記複数

20 の制御モジュールのうちの第1 制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第1 サイト制御装置の制御に基づいて生成された前記制御信号を前記第1 制御モジュールに入力する第1インターフェースから前記ハードウェア設定情報を供給し、

25 前記設定手段は、前記第1インターフェースから前記第1 制御モジュールに入力された前記制御信号を、前記第1 制御モジュールから前記第1 試験モジュールに供給させるべく、前記第1 制御モジュールを設定させ、また、

前記イネーブル信号制御手段は、前記第2 試験モジュールに前記イネーブル

信号を生成させ、前記第2試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第2制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第2サイト制御装置の制御に基づいて生成された前記制御信号を前記第2制御モジュールに入力する第2インターフェースから前記ハードウェア設定情報を供給し、

前記設定手段は、前記第2インターフェースから前記第2制御モジュールに入力された前記制御信号を前記第2試験モジュールに供給させるべく、前記第2制御モジュールを設定させる請求項2に記載の試験装置。

10 8. 当該試験装置は、複数の前記被試験デバイスを同時に試験し、

前記イネーブル信号制御手段は、前記複数の被試験デバイスのうちの第1被試験デバイスに試験信号を供給する、前記複数の試験モジュールのうちの第1試験モジュールに前記イネーブル信号を生成させ、前記第1試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第1制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第1被試験デバイスの試験を制御するための前記制御信号を前記第1制御モジュールに入力する第1インターフェースから前記ハードウェア設定情報を供給し、

前記設定手段は、前記第1インターフェースから前記第1制御モジュールに入力された前記制御信号を前記第1試験モジュールに供給させるべく、前記第1制御モジュールを設定させ、また、

前記イネーブル信号制御手段は、前記複数の被試験デバイスのうちの第2被試験デバイスに試験信号を供給する、前記複数の試験モジュールのうちの第2試験モジュールに前記イネーブル信号を生成させ、前記第2試験モジュールに前記制御信号を供給する前記複数の制御モジュールのうちの第2制御モジュールに前記イネーブル信号を供給させ、

前記設定情報供給手段は、前記第2被試験デバイスの試験を制御するための前記制御信号を前記第2制御モジュールに入力する第2インターフェースから

前記ハードウェア設定情報を供給し、

前記設定手段は、前記第2インターフェースから前記第2制御モジュールに入力された前記制御信号を前記第2試験モジュールに供給させるべく、前記第2制御モジュールを設定させる請求項2に記載の試験装置。

- 5 9. 前記複数の試験モジュールは、前記被試験デバイスのアナログ試験を行うアナログ測定モジュールであり、

前記複数の制御モジュールは、前記複数のアナログ測定モジュールの動作を制御するための制御信号を、前記複数のアナログ測定モジュールにそれぞれ供給する請求項1に記載の試験装置。

要約書

- 異なる種類の試験モジュールが選択的に搭載される試験モジュールスロットを複数備える試験装置であって、複数の試験モジュールの動作を制御するため
5 の制御信号を、複数の試験モジュールにそれぞれ供給する複数の制御モジュールと、複数の試験モジュールのうちの特定の試験モジュールに、特定の試験モジ
ュールに応じた制御信号を与えるべく、制御モジュールにハードウェア設定情報
10 を供給する設定情報供給手段と、特定の試験モジュールにイネーブル信号を生成させ、制御モジュールに供給させるイネーブル信号制御手段と、特定の試
験モジュールからイネーブル信号を受け取った制御モジュールを、特定の試
験モジュールに応じた制御信号を特定の試験モジュールに供給させるべく設定
させる設定手段とを備える。